

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-366257

(43)Date of publication of application : 20.12.2002

(51)Int.Cl.

G06F 1/18

G06F 1/16

G06F 3/00

H05K 7/14

(21)Application number : 2001-175186

(71)Applicant : HITACHI LTD

HITACHI ASAHI ELECTRONICS CO
LTD

(22)Date of filing : 11.06.2001

(72)Inventor : IMAEDA YASUSHI

NAITO MICHINORI

IDE JUNYA

SUZUKI KENTARO

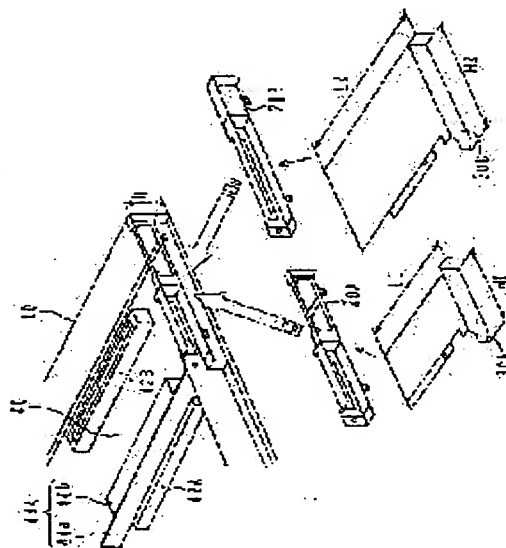
MORIYAMA TAKASHI

(54) INFORMATION PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an information processor in which the expandability of a PCI(peripheral components interconnect bus) board is improved.

SOLUTION: The PCI board is mounted by using PCI connectors 42A and 42B attached onto a motherboard 40 installed inside a casing 10. PCI connectors 42A and 42B and a PCI riser 44A connected to the PCI connector 42A are preliminarily provided on the motherboard 40. In attaching a first bracket 20A for mounting a low profile PCI board 30A to the casing 10, a PCI board 30A1 is mounted on the PCI riser 44A, a PCI riser 44B is connected to the PCI connector 42B and thereafter a PCI board 30A2 is mounted. In mounting a full length PCI board 30B, a bracket 20B is used to mount the PCI board 30B on the PCI riser 44A.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-366257

(P2002-366257A)

(43)公開日 平成14年12月20日(2002. 12. 20)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 6 F	1/18	G 0 6 F 3/00	S 5 E 3 4 8
	1/16	H 0 5 K 7/14	N
	3/00	G 0 6 F 1/00	3 2 0 F
H 0 5 K	7/14		3 1 2 M

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21)出願番号 特願2001-175186(P2001-175186)

(22)出願日 平成13年 6 月11日(2001. 6. 11)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(71)出願人 391002384

株式会社日立旭エレクトロニクス

愛知県尾張旭市晴丘町池上 1 番地

(72)発明者 今枝 靖

愛知県尾張旭市晴丘町池上 1 番地 株式会

社日立旭エレクトロニクス内

(74)代理人 100077816

弁理士 春日 譲

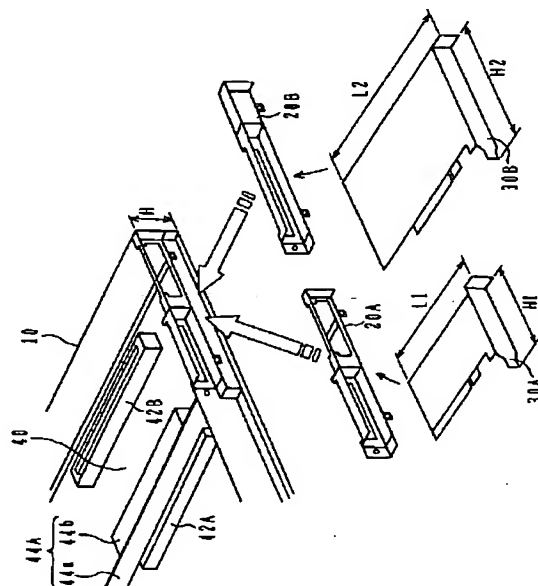
最終頁に続く

(54)【発明の名称】 情報処理装置

(57)【要約】

【課題】P C I ボードの拡張性が向上した情報処理装置を提供することにある。

【解決手段】筐体10の内部に設置されたマザーボード40上に取り付けられたP C I コネクタ42A、42Bを用いてP C I ボードを実装する。マザーボード40上には、予めP C I コネクタ42A、42Bと、P C I コネクタ42Aに接続されたP C I ライザー44Aを備える。Low profile P C I ボード30Aを実装するための第1のブラケット20Aを筐体10に取り付ける際には、P C I ライザー44AにP C I ボード30A1を実装し、P C I コネクタ42BにP C I ライザー44Bを接続した上で、P C I ボード30A2を実装する。Full length P C I ボード30Bの実装時には、ブラケット20Bを用いて、P C I ライザー44AにP C I ボード30Bを実装する。



【特許請求の範囲】

【請求項1】筐体の内部に設置されたマザーボード上に取り付けられたPCIコネクタを用いてPCIボードを実装可能な情報処理装置において、上記筐体に対して、交換可能なPCI用ブラケットを備えたことを特徴とする情報処理装置。

【請求項2】請求項1記載の情報処理装置において、上記マザーボード上には、予め第1及び第2の上記PCIコネクタと、上記第1のPCIコネクタに接続された第1のPCIライザーを備え、2枚の高さの低いPCIボードを実装するための第1のブラケットを上記筐体に取り付ける際には、上記第1のPCIライザーに第1のPCIボードを実装し、上記第2のコネクタに第2のPCIライザーを接続した上で、第2のPCIボードを実装し、1枚の高さの高いPCIボードを実装するための第2のブラケットを上記筐体に取り付ける際には、上記第1のPCIライザーに高さの高いPCIボードを実装することを特徴とする情報処理装置。

【請求項3】請求項2記載の情報処理装置において、上記第1のブラケットは、2枚のPCIボードの取り付け位置がオフセットして設けられているとともに、上記第2のPCIライザーは、上記第1のPCIライザーに対してオフセットして配置されることを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理装置に係り、特に、PCIボードを実装可能で、1Uサイズの薄型筐体を用いる装置に好適な情報処理装置に関する。

【0002】

【従来の技術】近年、情報処理装置、例えば、PCサーバでは、1Uサイズ（厚さ44.5mm）のような薄型筐体を用いるものが知られている。このような情報処理装置では、PCIボードを実装する際に、筐体の厚さに比べて、PCIボードの高さが高いため、PCIボードを、マザーボードと平行に実装している。また、筐体の厚さが薄いため、搭載できるPCIボードの枚数や大きさに、制限が生じている。例えば、日立のPCサーバ「HA8000/110」では、Low profile PCIボード（長さ約168mm、高さ約64mm）を2枚搭載する構成となっている。また、例えば、富士通のPCサーバ「PRIMERGY/TS120」では、Full Length PCIボード（長さ約312mm、高さ約107mm）を1枚搭載する構成となっている。

【0003】

【発明が解決しようとする課題】従来の情報処理装置では、厚さ1Uサイズのような薄型サーバは実装領域が限られているため、拡張性を重視する装置には、Low profile PCIボードを2枚実装できる構造の筐体を必要と

し、一方、汎用性の高い装置には、Full Length PCIボードを1枚実装できる構造の筐体が必要となり、2種類の筐体を必要となり、顧客ニーズにあったPCIボードの拡張性が低いという問題があった。

【0004】本発明の目的は、PCIボードの拡張性が向上した情報処理装置を提供することにある。

【0005】

【課題を解決するための手段】上記目的を達成するために、本発明は、筐体の内部に設置されたマザーボード上に取り付けられたPCIコネクタを用いてPCIボードを実装可能な情報処理装置において、上記筐体に対して、交換可能なPCI用ブラケットを備えるようにしたものである。かかる構成により、PCIボードの拡張性を向上することができるものである。

【0006】

【発明の実施の形態】以下、図1～図6を用いて、本発明の一実施形態による情報処理装置の構成について説明する。最初に、図1を用いて、本実施形態による情報処理装置の要部構成について説明する。図1は、本発明の一実施形態による情報処理装置の要部構成を示す外観斜視図である。

【0007】情報処理装置の筐体10は、例えば、PCIボードを拡張可能なものであり、1Uサイズ（厚さH=44.5mm）のサーバ筐体である。筐体10の背面には、PCIブラケットの取付スペースが設けられており、Low profile PCIボード2枚搭載用の交換可能なPCIブラケット20Aか、Full Length PCIボード1枚搭載用の交換可能なPCIブラケット20Bが、固定ネジ等によって、取付固定可能である。従来の情報処理装置の筐体においては、PCIブラケットは、筐体背面を構成する板材によって一体成形されているに対して、本実施形態では、2種類のPCIブラケットを交換、取付可能としている。

【0008】PCIブラケット20Aが筐体10に取り付けられた場合には、筐体10の内部には、2枚のLow profile PCIボード30Aを取付可能である。Low profile PCIボード30Aは、長さL1=約168mmで、高さH1=約64mmの外形寸法を有している。PCIブラケット20Bが筐体10に取り付けられた場合には、筐体10の内部には、1枚のFull Length PCIボード30Bを取付可能である。Full Length PCIボード30Bは、長さL2=約312mmで、高さH2=約107mmの外形寸法を有している。

【0009】筐体10の内部底面には、マザーボード40が固定されている。マザーボード40の上には、予め、2つのPCIコネクタ42A、42Bが固定されている。また、PCIコネクタ42Aには、標準搭載用PCIライザー44Aが取り付けられている。PCIライザー44Aは、ライザー基板44aと、PCIコネクタ44bとから構成されている。PCIコネクタ44b

は、ライザー基板44aに固定されている。ライザー基板44aのライザー基板44aは、PCIコネクタ42Aに挿入されている。

【0010】PCIライザー44Aは、PCIボード30の取付方向を90度変えるために用いられる。即ち、PCIコネクタ42BにおけるPCIボードの取付方向は、筐体10の高さ方向(H方向)であるが、筐体10の高さHは、Low profile PCIボード30Aの高さH1より低いため、このままでは、PCIコネクタ42にPCIボード30を取り付けることはできない。そこで、PCIコネクタ42AにPCIライザー44Aを取り付けることにより、PCIライザー44AのPCIコネクタ44bにおけるPCIボードの取付方向は、マザーボード40の平面と平行方向にできるため、PCIボード30の取付が可能となる。

【0011】次に、図2及び図3を用いて、本実施形態による情報処理装置におけるPCIボードの取付状態について説明する。図2は、本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付状態を示す斜視図であり、図3は、本発明の一実施形態による情報処理装置におけるFull Length PCIボードの取付状態を示す斜視図である。なお、図1と同一符号は、同一部分を示している。

【0012】図2に示すように、Low profile PCIボードを2枚取付可能とする場合は、筐体10に、PCIブラケット20Aを取り付ける。標準搭載用PCIライザー44Aには、第1のLow profile PCIボード30A1を取り付ける。また、図1に示したPCIコネクタ42Bには、増設用PCIライザー44Bを取り付ける。増設用PICライザー44Bの構成は、図1に示したPCIライザー44Aと同様に、ライザー基板44aと、PCIコネクタ44bとから構成されている。増設用PICライザー44BのPCIコネクタ44bに、第2のLow profile PCIボード30A2を取り付ける。以上のようにして、ブラケット20Aと、増設用PICライザー44Bを用いることで、2枚のLow profile PCIボード30A1、30A2を取り付けることができる。

【0013】次に、図3に示すように、Full Length PCIボードを1枚取付可能とする場合は、筐体10に、PCIブラケット20Bを取り付ける。標準搭載用PCIライザー44Aには、Full Length PCIボード30Bを取り付ける。以上のようにして、ブラケット20Bを用いることで、1枚のFull Length PCIボード30Bを取り付けることができる。

【0014】次に、図4及び図5を用いて、本実施形態による情報処理装置におけるPCIボードの取付状態について説明する。図4(A)は、本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付状態を示す平面図であり、図4(B)は、図4

(A)の背面図である。図5(A)は、本発明の一実施形態による情報処理装置におけるFull Length PCIボードの取付状態を示す平面図であり、図5(B)は、図5(A)の背面図である。なお、図1～図3と同一符号は、同一部分を示している。

【0015】図4(A)に示すように、筐体10の内部には、マザーボード40が取り付けられている。マザーボード40には、CPU50や、メモリスロット52が取り付けられている。また、筐体10の内部には、CPU50や、メモリスロット52に取り付けられたメモリボードを冷却するためのファン54が備えられている。また、筐体10の内部には、電源58が備えられている。電源58を冷却するためのファン56が備えられている。

【0016】図4(A)、(B)に示すように、Low profile PCIボードを2枚取付可能とする場合は、筐体10に、PCIブラケット20Aを取り付ける。標準搭載用PCIライザー44Aには、第1のLow profile PCIボード30A1を取り付ける。また、図1に示したPCIコネクタ42Bには、増設用PICライザー44Bを取り付ける。増設用PICライザー44Bの構成は、図1に示したPCIライザー44Aと同様に、ライザー基板44aと、PCIコネクタ44bとから構成されている。増設用PICライザー44BのPCIコネクタ44bに、第2のLow profile PCIボード30A2を取り付ける。以上のようにして、ブラケット20Aと、増設用PICライザー44Bを用いることで、2枚のLow profile PCIボード30A1、30A2を取り付けることができる。

【0017】なお、図4(A)に示すように、2枚のLow profile PCIボード30A1、30A2を取り付けるために、PCIブラケット20AのPCIボードのシールドブラケットの固定部には、オフセットF1を設けており、PCIライザー44Aと、PCIライザー44Bの間にも、オフセットF2を設けている。このオフセットF1、F2については、図6を用いて後述する。

【0018】次に、図5(A)、(B)に示すように、Full Length PCIボードを1枚取付可能とする場合は、筐体10に、PCIブラケット20Bを取り付ける。標準搭載用PCIライザー44Aには、Full Length PCIボード30Bを取り付ける。以上のようにして、ブラケット20Bを用いることで、1枚のFull Length PCIボード30Bを取り付けることができる。

【0019】次に、図6を用いて、本実施形態による情報処理装置における2枚のLow profile PCIボードの取付のためのオフセットF1、F2について説明する。図6は、本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付のためのオフセットの説明図である。なお、図1～図5と同一符号は、同一部分を示している。

【0020】図示するように、Low profile PCIボード30A1、30A2は、それぞれ、幅H1を有しているため、2枚をそのまま並列配置すると、設置するための幅はW1が必要となる。Low profile PCIボード30A1、30A2の幅H1を広くしている要因としては、L字金具のボードシールドブラケット32A、32A2がある。そこで、図4において説明したように、2枚のLow profile PCIボード30A1、30A2を取り付けるために、PCIブラケット20AのPCIボードのシールドブラケットの固定部には、オフセットF1を設けている。このオフセットF1を設けることにより、Low profile PCIボード30A1、30A2を、ずらして配置して、2枚のLow profile PCIボード30A1、30A2を設置した場合でも、その設置幅をW2と狭くすることができる。特に、1Uサイズの筐体では、厚さだけでなく、面積も小さくなるため、2枚のLow profile PCIボードを有効に設置することができる。ここで、図1に示したPCIコネクタ42A、42Bには、オフセットは設けられていないため、PCIライザー44Aと、PCIライザー44Bの間にも、オフセットF2を設けることにより、2枚のLow profile PCIボード30A1、30A2をずらして実装することが可能となる。オフセットF1、F2は、例えば、15mmである。これによって、実装幅をW1からW2まで20mm狭くすることができる。

【0021】なお、以上の説明では、2枚のLow profile PCIボードと、1枚のFull Length PCIボードを選択的に実装する場合について説明したが、Full Length PCIボードに代えて、Full Length PCIボードと同じ高さ(H2=約107mm)を有するが、長さが約175mmと短い、Half size PCIボードを実装するようにすることもできる。以上説明したように、本実施形態によれば、実装領域が限られる厚さ1Uサイズの薄型サーバにおいて、一つの筐体でLow profile PCIボ

*ードを2枚搭載するか、Full Length PCIボードを1枚搭載するか選択可能となり顧客ニーズにあったPCIボードの拡張性を実現することができる。

【0022】

【発明の効果】本発明によれば、PCIボードの拡張性を向上することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による情報処理装置の要部構成を示す外観斜視図である。

10 【図2】本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付状態を示す斜視図である。

【図3】本発明の一実施形態による情報処理装置におけるFull Length PCIボードの取付状態を示す斜視図である。

【図4】A)は、本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付状態を示す平面図であり、B)は、(A)の背面図である。

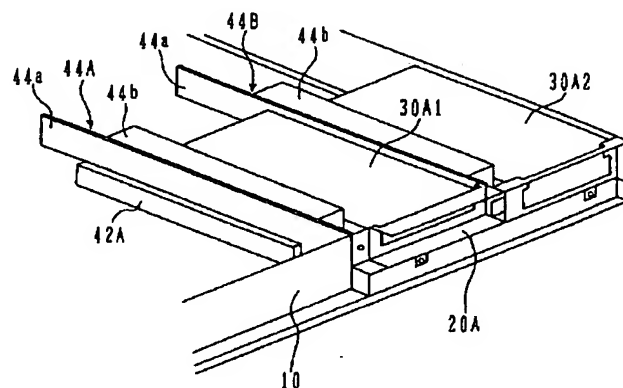
20 【図5】本発明の一実施形態による情報処理装置におけるFull Length PCIボードの取付状態を示す平面図であり、(B)は、(A)の背面図である。

【図6】本発明の一実施形態による情報処理装置におけるLow profile PCIボードの取付のためのオフセットの説明図である。

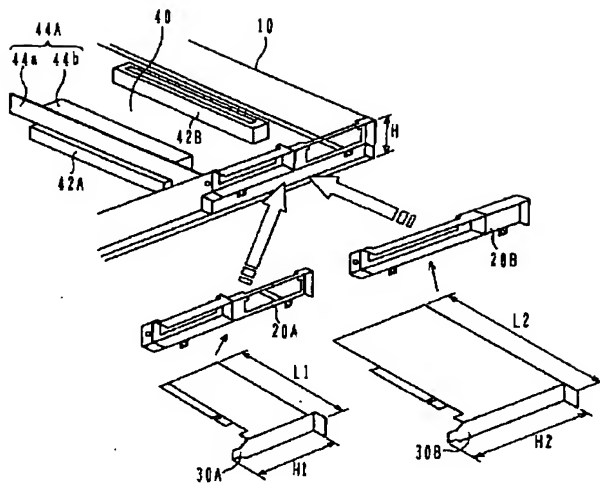
【符号の説明】

10…情報処理装置筐体
20A、20B…PCIブラケット
30A…Low profile PCIボード
30B…Full Length PCIボード
40…マザーボード
42A、42B…PCIコネクタ
44B…増設用PCIライザー
44A…標準搭載のPCIライザー
32A…PCIボードシールドブラケット

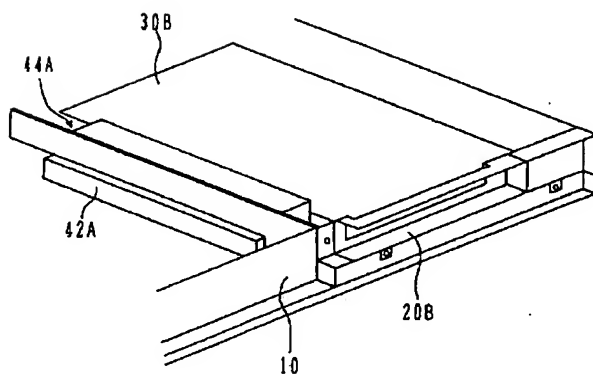
【図2】



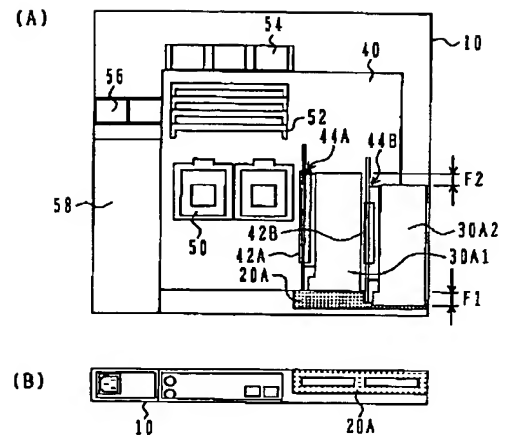
【図1】



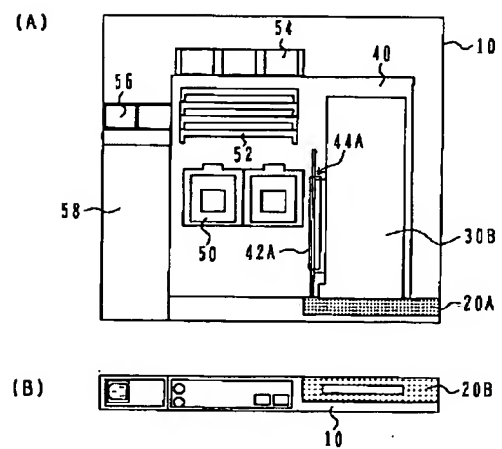
【図3】



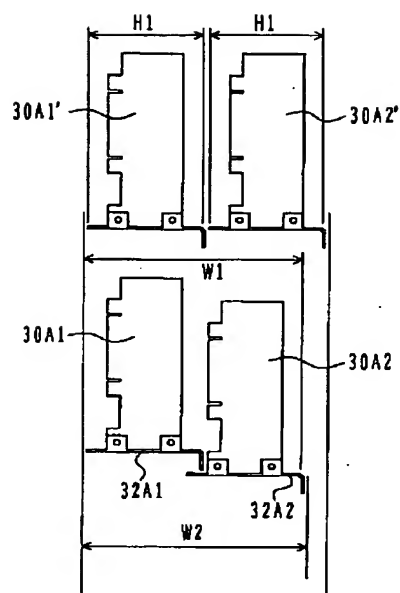
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 内藤 倫典
愛知県尾張旭市晴丘町池上1番地 株式会
社日立旭エレクトロニクス内

(72)発明者 井手 淳也
神奈川県海老名市下今泉810番地 株式会
社日立製作所インターネットプラットフォ
ーム事業部内

(72)発明者 鈴木 健太郎
神奈川県海老名市下今泉810番地 株式会
社日立製作所インターネットプラットフォ
ーム事業部内

(72)発明者 森山 隆志
神奈川県海老名市下今泉810番地 株式会
社日立製作所インターネットプラットフォ
ーム事業部内

Fターム(参考) 5E348 AA03 CC08 EE09 EE34 EF23
EF24